



回路基板の開発工程紹介

Sato Manabu

佐藤 学^{*1}

当社では、装置の設計から製造・検査・現場での調整まで一貫して対応する体制を整えており、幅広い分野の要求に応える産業向け装置を提供している。

本稿ではこれら装置に組み込まれる回路基板の開発について、基本設計・詳細設計・製作・検査・環境試験について時系列で紹介する。

キーワード： 基板、EDA、環境試験、EMC

1. はじめに

当社で扱う回路基板の用途は、陸上の産業機器、海上の船舶搭載機器、航空・宇宙で使用する機器であり、高温・低温・高湿度・振動・衝撃・長期安定性等厳しい耐環境性能が求められる。また、国内・海外規格のほか、その産業特有の規格への準拠が求められ、対応している。

本稿ではこれら装置に使用される回路基板の開発工程について紹介する。

2. 開発工程

開発工程は図1に示す通り、基本設計・詳細

設計・製作・検査・環境試験の順で実施する。

なお、詳細設計にはFPGA（Field Programmable Gate Array）のロジック設計やファームウェアの設計も含まれるが、これらは別の機会に譲るものとし、本稿では割愛する。

2.1 基本設計

開発の最上流の工程となる。この段階では仕様が曖昧であることが多いので、この段階で要件定義を確立し、製作仕様書として調製する。

製作仕様書は、機能の構成を回路ブロック図で示し、各機能について要件定義をする。回路ブロック図の例を図2に示す。

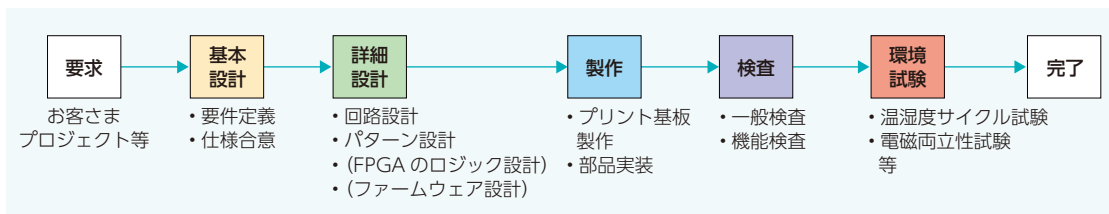


図1 開発工程

*1：制御システム事業部 防衛・宇宙システム部 防衛・機器グループ 主幹

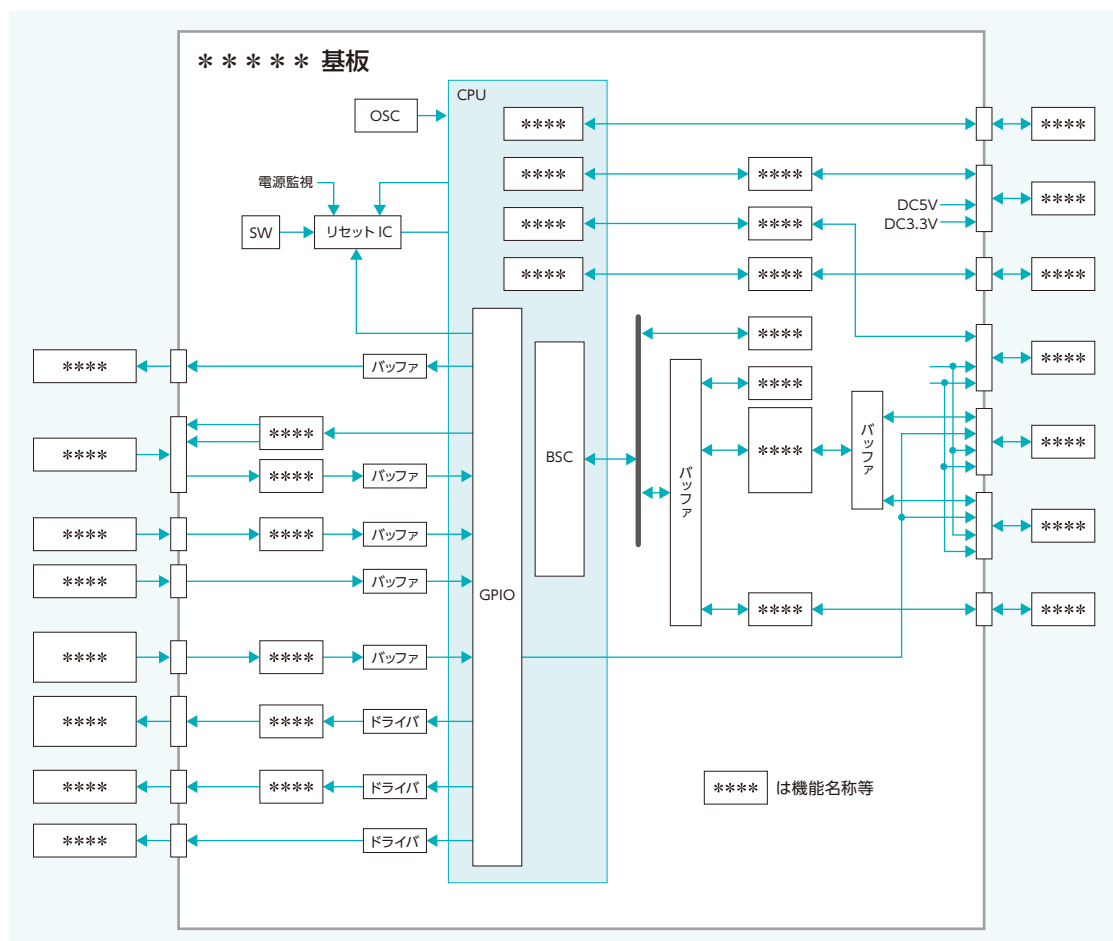


図2 回路ブロック図の例

製作仕様書は、有識者および要求元のレビュー後、次工程の詳細設計へのインプットとなる。

2.2 詳細設計

2.2.1 回路設計

回路は、製作仕様書を基に、電子回路設計専用のEDA(Electronic Design Automation)ツールを使用して設計する。

EDA ツールの主な機能は以下の通り。

①回路図作成機能 (Schematic Capture)

部品ライブラリに登録されている部品を使用して回路図を作成する。

②部品ライブラリ管理

回路図で使用する部品の部品モデル (部品型

式・メーカ・寸法・シミュレーションモデル等) を登録する。

多くは、部品メーカ等から部品モデルが提供されており、無い場合は作ることもできる。

また、回路図から使用している部品モデルを収集してライブラリを生成することもできる。

登録された部品はほかの回路図でも利用できる。

③部品リスト (BOM: Bill Of Materials) 生成

回路図に使用される部品のリストを自動で生成する。

生成された部品リストは、部品調達、部品実装に使用する。

④電気的ルールチェック

(ERC: Electrical Rule Check)

あらかじめ登録したルール (出力信号同士の

短絡、信号の未接続等)に基づきミスを自動的に検出する。

該当箇所と Error または Warning の内容が表示されるので、Error は修正し、Warning は内容を確認し、必要であれば修正する。

⑤ ネットリスト生成

回路図から部品間の結線情報を生成する。

主に、後述のパターン設計時に使用する。

以上、①～⑤までのイメージを図 3 に示す。

⑥ 回路シミュレータによる動作検証

図 4 は、微小な電流信号を対数圧縮して電圧に変換させる回路と、回路動作についてシミュ

レーションをした結果の例である。

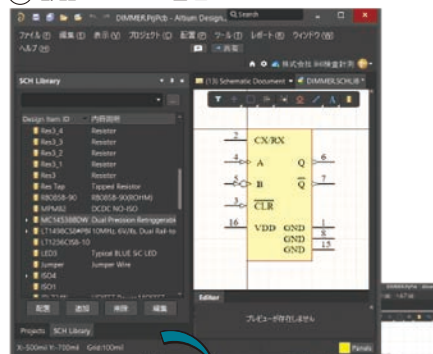
電流信号：I1 を 5nA から 5μA までスイープしたときの各測定点での電流信号または電圧信号がグラフで表示される。

シミュレータを使用することで、設計計算で得られた解を検証することができるだけでなく、設計者以外のメンバーにも理解がしやすくなる。

以上、①～⑥のように、EDA ツールは、回路図作成から動作検証まで一貫して行うことができるため、設計効率の向上とミスの低減に有効である。

このほかに、後述するプリント基板パターン設計の機能もあるが、当社の場合、パターン設計は

② 部品ライブラリ管理



④ 電気的ルールチェック (ERC)

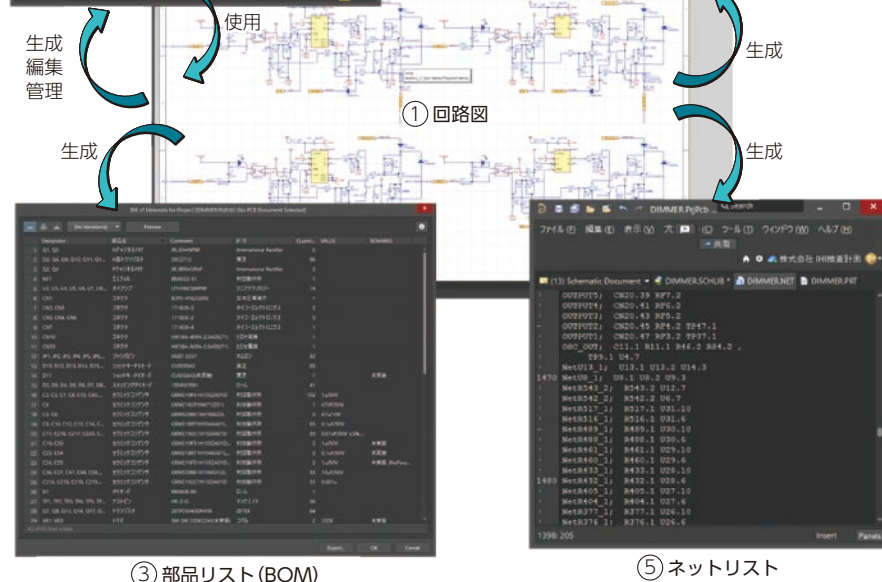
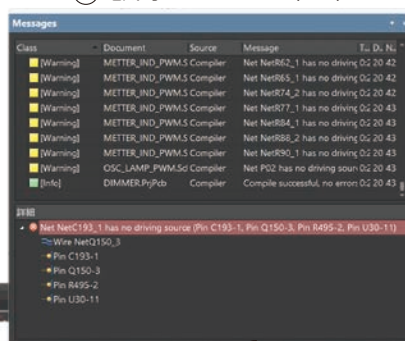


図 3 EDA ツールを使用した回路設計のイメージ

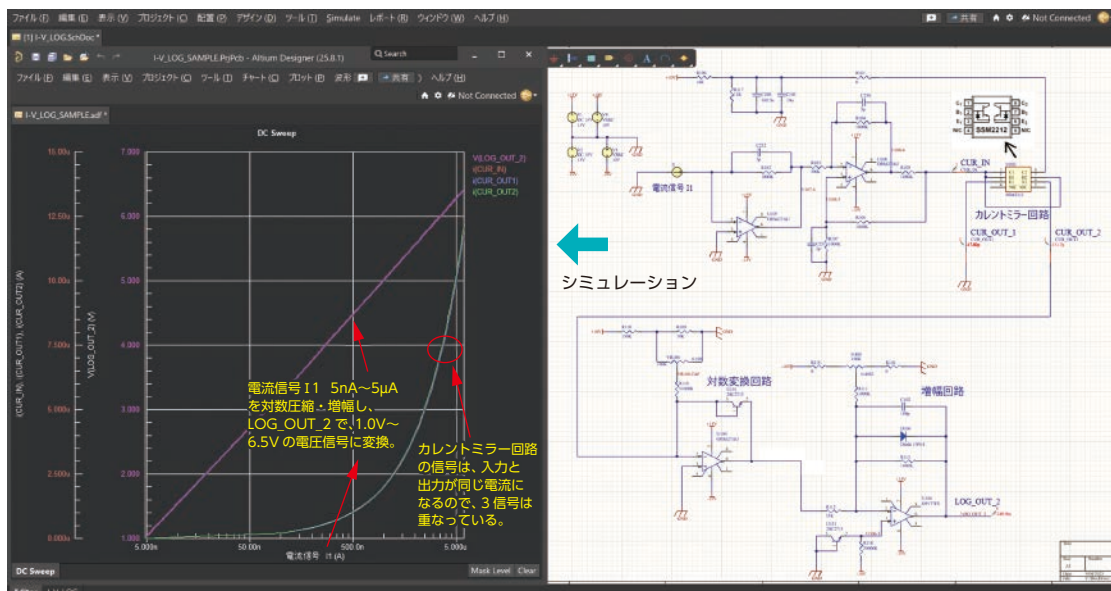


図 4 回路シミュレーションの例

メーカーに委託しているため、本稿では割愛する。

2.2.2 パターン設計

回路基板はプリント基板と呼ばれる配線を施した板(エポキシ材等)に部品を実装して構成される。

パターン設計工程はプリント基板上に施す配線(銅箔)のパターンを設計する工程である。パターン設計は、回路図のほか、要求事項をパターン設計指示書にまとめ、メーカーに依頼する。

パターン設計指示書の内容の一部を以下に挙げる。

①基本配線

できるだけ短く直線的に配線する。

異なる信号線が層間を通じて交差しないようにする。

②ノイズ対策

高速信号はグランドプレーンの近くを通す。

クロック信号等の重要な信号線はほかの信号から離す。

③電源 / グランドのパターン

電源はなるべく太く、グランドは面で確保して電圧ドロップやノイズを抑える。

④共通インピーダンス

複数の電気回路が共通の電流経路(主にグラウンドや電源ライン)を共有することで生じる影響を考慮する。

例えば、小信号を扱う回路を大きな電流が流れる回路の下流側に配置したとき、グラウンドラインの揺らぎにより、小信号回路の信号も揺らぐ等の影響がでることがある。

⑤熱対策

発熱する部品(電源IC等)は放熱パターンやサーマルビアを使用。

熱がこもらないように占有する銅箔面積の確保やスリットの追加等で対策する。

⑥インピーダンス制御(高速回路の場合)

高速信号では、配線幅やグランドとの距離でインピーダンスが決まるので、インピーダンスを考慮したパターンとする。

⑦差動ペア信号

USBやEthernetのような差動信号を扱う場合は、ペアとなる信号は平行となるように配線し、分離やクロスは避け、できるだけ同じ配線長になるようにする。また、決められたインピーダンスも満足する必要がある。これらが満足し

ていないと差動信号の真価が発揮できず、誤動作の原因となる。

⑧等長配線

DDR メモリに代表される信号のように信号線間のタイミングが厳格に決められている回路では、電気信号の到着に時間的な差が生じないように、配線長を同じにする必要がある。

くねくねと蛇行した配線（ミアング配線）をすることで配線長をそろえることができる。

図5にインピーダンスと差動ペアを考慮したパターンの例を、図6に等長配線を考慮したパターンの例を示す。

①～⑧以外にも要求事項はあるが、全ての要求を完全に満足できることは皆無に近い。

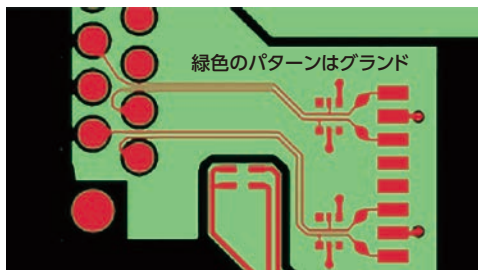


図5 インピーダンス、差動信号を考慮したパターン

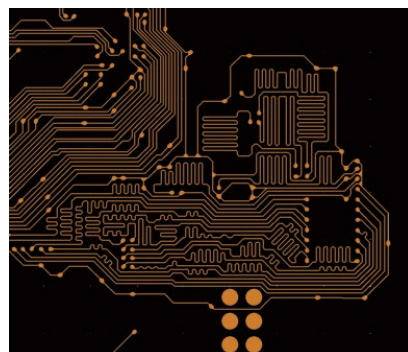


図6 等長配線に考慮したパターン

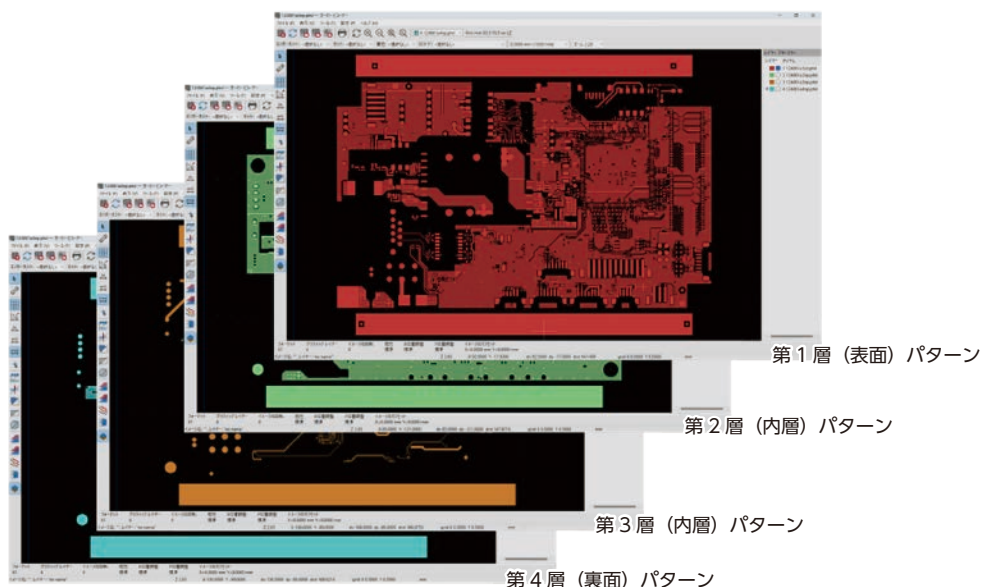


図7 ガーバーデータ（4層プリント基板）の例

各要素がトレードオフの関係になっている場合がほとんどであるので、部品配置等の基本的な内容も含めて当社で検討し、修正をしてもらいながら決定する。

このようにして設計されたパターンはガーバーデータと呼ばれる配線パターンが描かれた画像データで出力され、メーカはこの画像データからプリント基板を製作する。

ガーバーデータの例を図7に示す。

本例のプリント基板は4層基板で、表面層と裏面層のほか、内部に2層（第2層・第3層）がある。

通常は表面層と裏面層に配線、内部の層に電源関係を配線することが多い。

2.3 製作

2.3.1 プリント基板の製作

プリント基板の製作はメーカーにガーバーデータとプリント基板製造指示書を提示し依頼する。

製造仕様書の主な内訳は以下の通り。

- ①サイズ・外形寸法
- ②層数（例：2層、4層）
- ③板厚（例：1.6mm）
- ④表面処理（例：有鉛／無鉛はんだレベラー、金フラッシュ）
- ⑤銅箔厚（例：35 μ m/18 μ m）
- ⑥ソルダーレジスト色・シルク色
- ⑦ビア処理（スルーホール、ビアインパッド等）

プリント基板の製造工程は以下の通り。

- ①銅箔貼り付け・感光材塗布
- ②露光・現像でパターン形成
- ③エッチングで不要銅除去
- ④穴あけ（ドリル）
- ⑤スルーホールめっき
- ⑥レジスト・シルク印刷
- ⑦外形ルーター加工
- ⑧表面処理（金フラッシュ等）

完成したプリント基板は、部品実装工程に渡される。

2.3.2 部品実装

プリント基板への部品実装の主な工程は以下の通り。

①はんだ印刷（クリームはんだ塗布）

プリント基板のパッド上にステンシルを使ってクリームはんだを塗布する。

②部品搭載（マウンタ）

チップマウンタが自動で部品（IC、抵抗、コンデンサ等）を所定位置に配置する。

③リフローはんだ付け（表面実装部品向け）

部品を配置したプリント基板を加熱炉（リフロー

炉）に通して、はんだを溶かして部品を固定する。

④自動外観検査（AOI）やX線検査

実装ミスやはんだ不良を自動でチェックする。

⑤挿入部品の実装（挿入部品向け）

コネクタや大きな部品等、スルーホール部品を手または装置で挿入。

⑥はんだ槽によるディップまたは手はんだ付け（挿入部品向け）

⑦スルーホール部品の脚をはんだ槽ではんだ付けする（フローはんだ）。

実装済み回路基板の例を図8に示す。

本回路基板は、図7のガーバーデータから製作したプリント基板に部品を実装したものである。

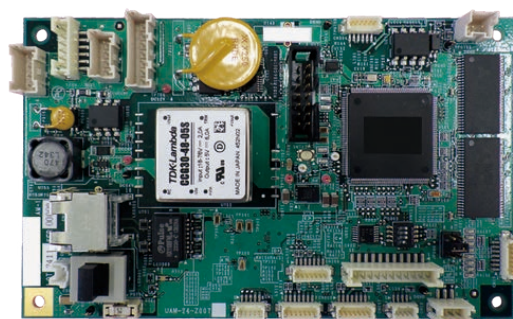


図8 実装済み回路基板の例

2.4 検査

完成した回路基板（試作）が、製作仕様書で定義されている要件と合致しているかを検査する。

2.4.1 一般検査

寸法・重量・印字等の検査は、目視・スケール・重量計等を使用して実施する。

2.4.2 機能検査

回路基板に通電し、機能を検査する。

例として2013年度に開発した新型ICカードリーダー⁽¹⁾の機能検査構成を図9に示す。回路基板（ICカードリーダー基板）だけでは検査できないので、外部機器を模擬した信号を接続し、検査要領書に基づいて検査する。

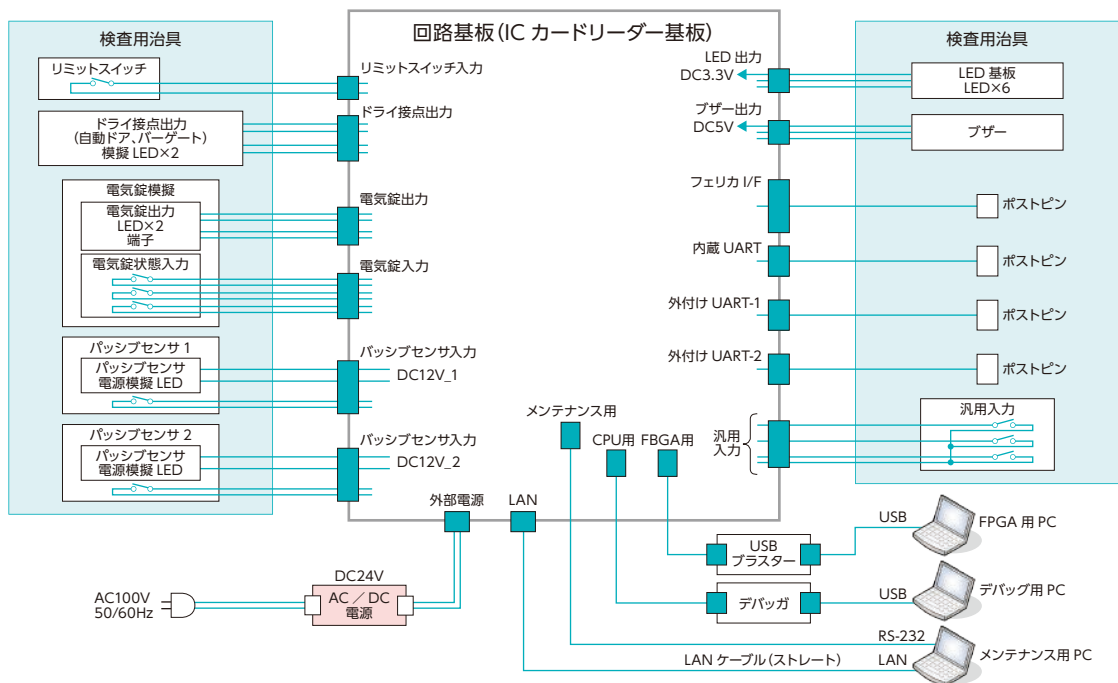


図 9 機能検査構成の例

2.5 環境試験

規定された環境条件で問題なく動作することを確認するために実施する。

代表的な環境試験は、以下のようなものがある。

2.5.1 高温・低温試験

恒温槽を使用して、高温・低温環境に曝露し、温度耐性や機能の安定性を確認する。

2.5.2 温湿度サイクル試験

恒温槽を使用して、温度と湿度を繰り返し変化させて、温度・湿度の変化による耐性や機能の安定性を確認する。

高温・低温試験を省略し、本試験が兼ねる場合もある。

2.5.3 振動試験

振動試験機を使用して特定周波数または変化する周波数の振動を加えて、回路基板全体、はんだ接合部、部品の耐振動性を確認する。

特定周波数は、事前に共振周波数を確認し、その周波数で実施する。

2.5.4 衝撃試験

衝撃試験機を使用して瞬間的な衝撃（加速度）を与えて、回路基板全体、はんだ接合部、部品の耐衝撃性を確認する。

2.5.5 電磁両立性 (EMC : Electromagnetic Compatibility) 試験

電磁干渉(EMI:Electromagnetic Interference)と電磁感受性(EMS:Electromagnetic Susceptibility/Immunity)の両立性を確認する。

(1) EMI

回路基板が外部に放出する不要な電磁ノイズ（妨害波）の量を評価する。

主な試験項目

- ①放射エミッション：
 - 空間に放射されるノイズを測定
- ②伝導エミッション：
 - 電源線等を通じて伝わるノイズを測定

(2) EMS

回路基板が外部からの電磁ノイズや干渉にどれだけ耐えられるかを評価する。



試験の様子（左）と放電ガン（3）（右）

図 10 静電気放電（ESD）

主な試験項目

- ①静電気放電（ESD）試験：
人の接触等による静電気への耐性
- ②放射イミュニティ試験：
空間を伝わる電波への耐性
- ③伝導イミュニティ試験：
電源ライン等に混入するノイズへの耐性
- ④雷サージ・ファストトランジェント試験：
急峻な高電圧ノイズへの耐性

例として 2020 年度に開発した IC カードリーダー基板で実施した静電気放電（ESD）試験の様子とその際に使用した試験器を図 10 に示す。

放電ガンと呼ばれるガン状の装置先端（放電チップ）から瞬間的に高電圧を発生する。

この高電圧は、人体から発生する静電気を模擬しており、IC カードリーダー基板の場合は JIS C 61000-4-2⁽²⁾ のレベル 4 で試験を実施している。レベル 4 は JIS C 61000-4-2 の中で最も厳しい規格であり、気中放電で 15kV、接触放電で 8kV の試験電圧となっている。

3. まとめ

本稿では、回路基板の開発工程を時系列で紹介した。

産業用途においては、基板に高い耐環境性が求められるが、当社では各分野で多数の開発実績を有しており、必要に応じて各種環境試験も実施している。

本来であれば、こうした事例をより多く紹介したいところであったが、対象分野の多くが高い機密性を有するため、本稿では自社製品に関する静電気放電（ESD）試験の事例のみを取り上げるにとどめた。

なお、従来は EMC 試験が必須でない場合も多かったが、近年では装置全体に対する EMC 要件の重要性が高まっており、今後は試験の実施機会がさらに増えると見込まれる。

当社磯子事業所は IHI 横浜事業所の敷地内にあり、構内には EMC 試験（ただし認証取得には外部施設を使用）および温度試験に対応した設備が整備されている。これにより、開発段階での同等試験の実施が可能であり、必要に応じて認証取得を目的とした外部試験施設での評価も柔軟に対応できる。このように装置・回路基板の開発から環境試験までを一貫して対応することで、お客さまの多様な要求に答えている。

参考文献

- (1) 前田孝、松下一子
新型 IC カードリーダーのハードウェア開発
IIC REVIEW, No.52, 2014/10, pp.91-101
- (2) JIS C 61000-4-2、電磁両立性－第 4 部：試験及び測定技術－第 2 節：静電気放電イミュニティ試験
- (3) 株式会社ノイズ研究所ホームページ：
<https://www.noiseken.co.jp/>



制御システム事業部
防衛・宇宙システム部
防衛・機器グループ 主幹

佐藤 学

TEL 045-759-2488